

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-251849

(43)Date of publication of application : 17.09.1999

(51)Int.Cl.

H03F 3/60  
H04B 1/04

(21)Application number : 10-051705

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 04.03.1998

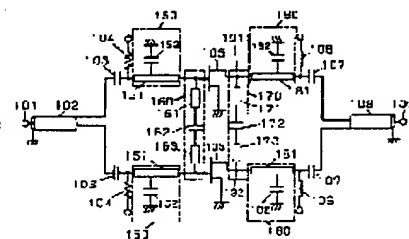
(72)Inventor : MORIMOTO SHIGERU  
MAEDA MASAHIRO

## (54) HIGH FREQUENCY POWER AMPLIFIER

## (57)Abstract:

PROBLEM TO BE SOLVED: To efficiently operate a high frequency power amplifier used in the transmission part of radio communication equipment.

SOLUTION: This amplifier is provided inside its package with a pair of power amplifier elements 105, a power distributor 102 provided on an input side to distribute a signal of the same amplitude and opposite phase to each of the elements 105, and a power synthesizer 108 provided on an output side to synthesize the signal of the same amplitude and the opposite phase outputted from each element 105. The output terminals of the respective elements 105 are mutually connected via third-order higher harmonic control circuit 170 constituted by successively connecting in series a transmission line 171, which is  $1/12$  times as long as the fundamental wavelength, a capacitor 172 and a transmission line 173 which is  $1/12$  times as long as the fundamental wavelength, to constitute a high frequency power amplifier.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251849

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 3 F 3/60

H 0 3 F 3/60

H 0 4 B 1/04

H 0 4 B 1/04

B

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号

特願平10-51705

(22) 出願日

平成10年(1998) 3月4日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 森本 滋

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 前田 昌宏

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

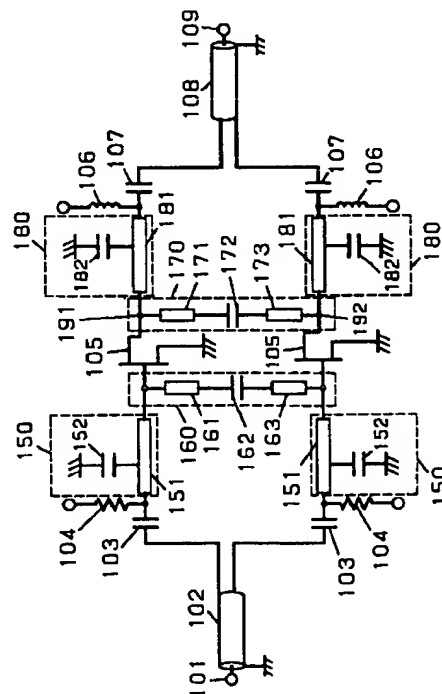
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 高周波電力増幅器

(57) 【要約】

【課題】 無線通信機器の送信部に用いる高周波電力増幅器を高効率動作することを目的とする。

【解決手段】 パッケージ内に、一対の電力増幅素子105と、入力側に設けられ、前記電力増幅素子105の各々に同振幅で逆位相の信号を分配する電力分配器102と、出力側に設けられ、前記電力増幅素子105の各々から出力される同振幅で逆位相の信号を合成するための電力合成器108とを有し、各々の前記電力増幅素子105の出力端同士が、基本波波長の十二分の一の長さを有する伝送線路171とコンデンサ172と基本波波長の十二分の一の長さを有する伝送線路173とを順次直列に接続して構成される3次高調波制御回路170を介して接続される高周波電力増幅器を構成する。



## 【特許請求の範囲】

【請求項1】 パッケージ内に、一対の電力増幅素子と、入力側に設けられ、前記電力増幅素子の各々に同振幅で逆位相の信号を分配する電力分配器と、出力側に設けられ、前記電力増幅素子の各々から出力される同振幅で逆位相の信号を合成するための電力合成器とを有し、各々の前記電力増幅素子の出力端同士が、基本波波長の十二分の一の長さを有する伝送線路とコンデンサと基本波波長の十二分の一の長さを有する伝送線路とを順次直列に接続して構成される3次高調波制御回路を介して接続されていることを特徴とする高周波電力増幅器。

【請求項2】 各々の前記電力増幅素子の入力端同士が前記3次高調波制御回路を介して接続されていることを特徴とする請求項1記載の高周波電力増幅器

【請求項3】 前記3次高調波制御回路が、高誘電率基板上に形成されていることを特徴とする請求項1または請求項2記載の高周波電力増幅器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は電力増幅器、とくにマイクロ波帯において高効率で動作するプッシュプル型の高出力電力増幅器に関するものである。

## 【0002】

【従来の技術】以下、従来の高周波電力増幅器について説明する。

【0003】従来、二つの電力増幅素子(FET)を逆位相で動作させ、各々の増幅素子からの出力信号を合成して出力するプッシュプル型電力増幅回路が知られている。

【0004】図4は、従来の高周波電力増幅器(特開平5-29851号公報)を示す。図4において、入力端子401から入力された信号は、電力分配器402によって、互いに逆位相で同振幅の信号に2分配され、入力側の整合回路403を介して、並列接続された一対のFET405に入力される。FET405のゲートは、抵抗404を介して、またドレインは、コイル409を介してそれぞれバイアスされる。各々のFET405の出力端に設けられた分布定数線路406はコンデンサ410を介して電力合成器411に接続されている。分布定数線路406における、FET405の出力端から増幅すべき基本波波長の $1/12$ の長さの所では、一対の分布定数線路406が3次高調波制御用のコンデンサ407を介して接続されている。さらに、コンデンサ407と分布定数線路406との接続位置と、電力合成器411との間で、一対の分布定数線路406が基本波制御用のコンデンサ408を介して接続されている。

【0005】一対のFET405によって増幅された逆位相で同振幅の各々の信号は、分布定数線路406、コンデンサ407、コンデンサ408、コンデンサ410から構成される出力側の整合回路420を介して電力合

成器411に入力され、合成されて出力端子412に至る。

【0006】このような従来の高周波電力増幅器では、FET405の出力端において3次高調波に対する負荷インピーダンスが、分布定数線路406とコンデンサ407により、開放に近い高インピーダンス状態となり、一対のFET405は高効率で動作する。

## 【0007】

【発明が解決しようとする課題】携帯電話をはじめとする無線通信機器に用いられる送信用の高周波電力増幅器には、一般に高出力、高効率動作が求められる。高周波電力増幅器を構成する電力増幅素子が本来有する特性を最大限に引き出すためには、電力増幅素子の入力端および出力端での負荷インピーダンスが限定された値をとることになり、従って整合回路の作成には非常に微妙な調節が要求される。

【0008】しかしながら、上記従来の高周波電力増幅器では、基本波制御用のコンデンサと3次高調波制御用のコンデンサとが同じ分布定数線路と接合して配置されているために、電力増幅素子の出力端における負荷インピーダンスの制御が複雑となり、基本波と3次高調波とのそれぞれに対して同時に最適な負荷インピーダンスを満足するのは困難である。

【0009】本発明は、基本波と3次高調波のインピーダンスを同時に、また容易に最適化でき、さらに高効率でかつ小型の高周波電力増幅器を提供することを目的とする。

## 【0010】

【課題を解決するための手段】上記課題を解決するために、本発明の高周波電力増幅器は、パッケージ内に、一対の電力増幅素子と、入力側に設けられ、前記電力増幅素子の各々に同振幅で逆位相の信号を分配する電力分配器と、出力側に設けられ、前記電力増幅素子の各々から出力される同振幅で逆位相の信号を合成するための電力合成器とを有し、各々の前記電力増幅素子の出力端同士が、基本波波長の十二分の一の長さを有する伝送線路とコンデンサと基本波波長の十二分の一の長さを有する伝送線路とを順次直列に接続して構成される3次高調波制御回路を介して接続されているものである。これにより、電力増幅素子の入力端および出力端で3次高調波に対する負荷インピーダンスを開放に近い高インピーダンス状態にし、かつ基本波に対して最適整合を容易に実現できる。

【0011】また、電力増幅素子の入出力インピーダンスが非常に小さい場合に、整合を取り易くするため、入力端近傍および出力端近傍に小型の高誘電率基板を配置しボンディングワイヤで接続してインピーダンスを高くし整合を取り易くした内部整合方式を採用している場合には、3次高調波制御回路を内部整合用の誘電体基板上に形成する。

## 【0012】

【発明の実施の形態】以下、本発明の実施の形態について、図1～図3を用いて説明する。

【0013】（実施の形態1）以下、本発明の実施の形態1における高周波電力増幅器の動作について説明し、併せてその構成についても説明する。

【0014】図1は、本発明による高効率の高周波電力増幅器を示す。図1において、入力端子101から入力された信号は、電力分配器102により $180^\circ$ の位相差をもった同振幅の2信号に分割される。これらの信号は、直流カット用のコンデンサ103を介して、マイクロストリップ線路151、コンデンサ152よりなる入力側の基本波の整合回路150を通過して電力増幅素子（以下、「FET」）105に入力される。FET105のゲートは、ゲートバイアス供給用の抵抗104を介してバイアスされ、ドレインは、ドレインバイアス供給用のコイル106を介してバイアスされている。FET105に入力された信号は増幅されて出力されるが、入力信号の電力振幅が大きいたまは、FET105からは基本波だけでなく高調波も発生する。一対のFET105への各々の入力信号は $180^\circ$ の位相差をもつために、各々のFET105の入力端同士および出力端同士での信号を比較すると、基本波および奇数次高調波は $180^\circ$ の、偶数次高調波には $0^\circ$ の位相差を持つ。

【0015】各々のFET105の出力端191と出力端192は、 $\lambda/12$ （ $\lambda$ は基本波の波長）のマイクロストリップ線路171、173でコンデンサ172を挟みこんだ対称構造の3次高調波制御回路170で接続される。

【0016】図2は、3次高調波制御回路170の奇数次高調波に対する等価回路を示す。図1における3次高調波制御回路170は、図2における出力端191および出力端192から $\lambda/12$ のマイクロストリップ線路201とコンデンサ202が直列接続され接地されて構成されるものと等価である。

【0017】コンデンサ172の容量値を調節することにより、FET105の出力端191および出力端192での3次高調波に対する負荷インピーダンスは、開放に近い高インピーダンス状態に保たれている。

【0018】同様に入力側においても、一対のFET105の入力端同士は、 $\lambda/12$ のマイクロストリップ線路161、163でコンデンサ162を挟みこんだ3次高調波制御回路160で接続される。3次高調波制御回路160は、3次高調波制御回路170と同様に、奇数次高調波に対しては図2の等価回路で表わされ、FET105の入力端での3次高調波に対するインピーダンスは開放に近い高インピーダンスに調節されている。

【0019】一対のFET105からの出力信号は、マイクロストリップ線路181、コンデンサ182からなる基本波整合回路180を経由し、直流カット用コンデ

ンサ107を介して電力分配器108に入力される。このように電力分配器108に入力された、互いに基本波が $180^\circ$ の位相差をもつ2つの信号は合成されて出力端子109から出力される。

【0020】以上の構成により、3次高調波制御回路170は、基本波の整合回路150、180とは独立しており、FET105の入出力端の直近に接続されているため、3次高調波制御回路170を最適化しておけば、基本波の整合回路150、180を微調節しても、FET105の入力端および出力端での3次高調波に対する負荷インピーダンスは開放に近い高インピーダンス状態に維持される。このため、基本波と3次高調波のインピーダンスを同時に、また容易に最適化でき、さらに高効率でかつ小型の高周波電力増幅器を提供することができる。

【0021】（実施の形態2）次に、本発明の実施の形態2における高周波電力増幅器について説明する。

【0022】図3は、本発明の実施の形態2における高周波電力増幅器の上面図を示す。図3において、パッケージ301に搭載されたFETチップ306は、ボンディングワイヤ305により、入力側に設けられた平行平板状の高誘電率基板304上に形成された電極371と接続されており、同様に、FETチップ306は、出力側に搭載された平行平板状の高誘電率基板308上の電極372とボンディングワイヤ307により接続されている。

【0023】さらに、高誘電率基板304の電極371は、パッケージ301の入力側電極381とボンディングワイヤ303で接続されており、同様に、高誘電率基板308の電極372はパッケージ301の出力側電極382とボンディングワイヤ309により接続されている。

【0024】次に、本発明の実施の形態2における高周波電力増幅器の動作について説明する。パッケージ301の入力端子302から入力された信号は、電極381、ボンディングワイヤ303、電極371およびボンディングワイヤ305を経由してFET306に入力される。

【0025】FET306で高出力を得るためには、FET306のゲート幅を大きくする必要があるが、それに伴いFET306の入出力のインピーダンスが小さくなる。入力インピーダンスが小さくなると、外部の整合回路とのインピーダンスの比が大きくなり、整合回路のインピーダンス変換損失が大きくなってしまふ。そこで、FET306の入力端のできるだけ近傍に高誘電率基板304をボンディングワイヤ305、303で接続することによってパッケージ301の入力端302でのインピーダンスを高く変換し、外部の整合回路におけるインピーダンス変換損失を抑制する手法が用いられる。出力側も同様である。このような回路はパッケージ30

1内に搭載されるため内部整合と呼ばれる。

【0026】FET306に入力された信号は、増幅され出力されるが、入力信号の振幅が大きいとFET306からは基本波だけでなく高調波も発生する。一对のFET306に入力された各々の信号は180°の位相差があるため、一对のFET306の入力端同士、および出力端同士の信号を比較すると、基本波および奇数次高調波は180°の、偶数次高調波は0°の位相差を持つことになる。

【0027】高誘電率基板304に形成された1対の電極371は、 $\lambda/12$ のマイクロストリップ線路35

1、353でチップコンデンサ352を挟みこんだ対称構造の3次高調波制御回路350で接続されている。実施の形態1において説明したように、3次高調波制御回路350は、図2に示した等価回路で表わされ、FET306の入力端での奇数次高調波に対する負荷インピーダンスは開放に近い高インピーダンス状態に保たれる。

【0028】さらに、電力増幅素子306からの出力信号は、ボンディングワイヤ307、電極372、ボンディングワイヤ309、電極382を経由して出力端子310から出力される。

【0029】出力側の高誘電率基板308には、入力側の高誘電率基板304と同様に、 $\lambda/12$ のマイクロストリップ線路361、363でチップコンデンサ362を挟みこんだ対称構造の3次高調波制御回路360が形成されており、FET306の出力端での奇数次高調波に対する負荷インピーダンスは開放に近い高インピーダンスに調節されている。

【0030】このように、3次高調波制御回路350、360が高誘電率基板304上に形成されているので、 $\lambda/12$ のマイクロストリップ線路351、361が短くすることができる。このため、高周波電力増幅器が大型化しない。

【0031】

【発明の効果】以上、本発明によれば、一对の電力増幅素子がお互い逆位相で動作するプッシュプル型電力増幅器において、回路を大型化することなく、電力増幅素子の入力端および出力端で3次高調波に対する負荷インピーダンスを開放に近い高インピーダンス状態にしながら、基本波に対して最適整合を容易に実現できる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における高周波電力増幅器を示す図

【図2】本発明の実施の形態1および2における3次高調波制御回路の等価回路を示す図

【図3】本発明の実施例の形態2における電力増幅器の上面図

【図4】従来の高周波電力増幅器を示す図

【符号の説明】

101 入力端子

102 電力分配器

103 コンデンサ

104 抵抗

105 FET

106 コイル

107 コンデンサ

108 電力分配器

109 出力端子

150 整合回路

151 マイクロストリップ線路

152 コンデンサ

160 3次高調波制御回路

161 マイクロストリップ線路

162 コンデンサ

163 マイクロストリップ線路

170 3次高調波制御回路

171 マイクロストリップ線路

172 コンデンサ

173 マイクロストリップ線路

180 整合回路

181 マイクロストリップ線路

182 コンデンサ

200 3次高調波制御回路の等価回路

201 マイクロストリップ線路

202 コンデンサ

301 パッケージ

302 入力端子

303 ボンディングワイヤ

304 高誘電率基板

305 ボンディングワイヤ

306 FET

307 ボンディングワイヤ

308 高誘電率基板

309 ボンディングワイヤ

310 出力端子

350 3次高調波制御回路

351 マイクロストリップ線路

352 チップコンデンサ

353 マイクロストリップ線路

360 3次高調波制御回路

361 マイクロストリップ線路

362 チップコンデンサ

363 マイクロストリップ線路

371, 372, 381, 382 電極

401 入力端子

402 電力分配器

403 整合回路

404 抵抗

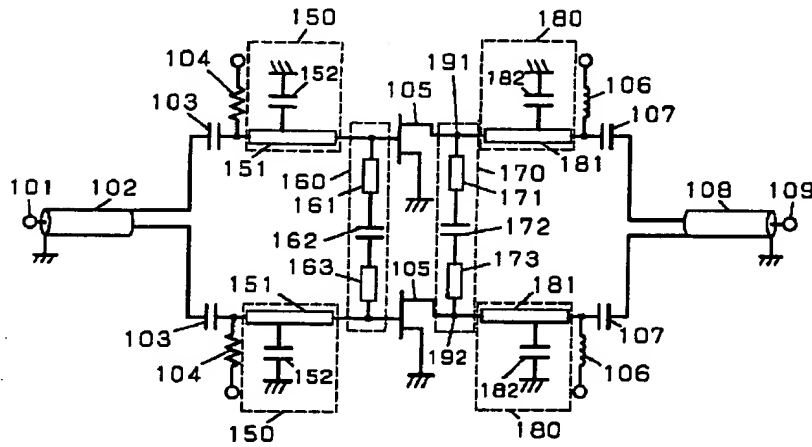
405 FET

406 分布定数線路

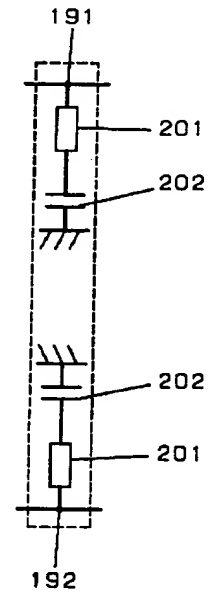
407 コンデンサ  
408 コンデンサ  
409 コイル  
410 コンデンサ

411 電力合成器  
412 出力端子  
420 整合回路

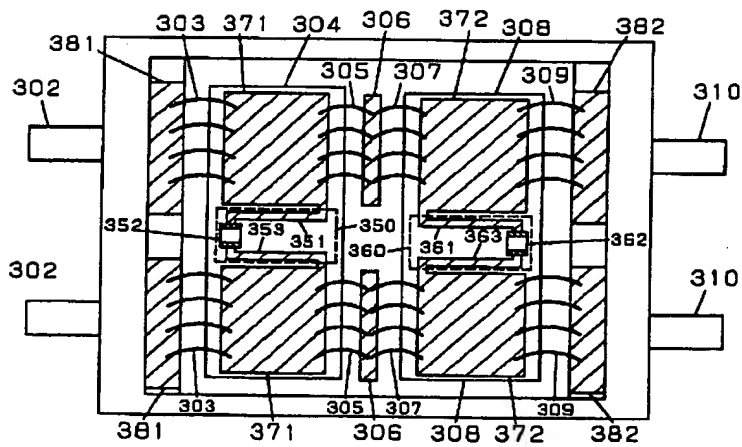
【図1】



【図2】



【図3】



【図 4】

